

第93126583號初審引證附件 2

## 中華民國專利公報 [19] [12]

[11]公告編號：522664

[44]中華民國 92年(2003) 03月01日

發明

全 6 頁

[51] Int.Cl.<sup>07</sup> : H04B1/06

[54]名稱：耙式接收器

[21]申請案號：090129050

[22]申請日期：中華民國 90年(2001) 11月23日

[72]發明人：

丹尼斯 阿里

英國

[71]申請人：

皇家飛利浦電子股份有限公司

荷蘭

[74]代理人：陳長文 先生

1

2

[57]申請專利範圍：

1. 一種耙式接收器，包含一無線電信號接收級、一耦合至接收級之類比至數位轉換器(ADC)，ADC之輸出耦合至複數個信號路徑之一輸入，每一信號路徑包括信號處理裝置、組合裝置以組合自信號路徑之輸出、及裝置以自組合之輸出接收符號，該接收器尚含碼產生裝置、以產生濾波之導引碼、及在每一信號路徑之信號處理裝置，其包含一可變延遲裝置，以延遲一路徑中之信號一希望量及一裝置，以將延遲之信號與濾波之導引碼相關聯。
2. 如申請專利範圍第1項之耙式接收器，其中之該信行處理裝置包含，

- 信號獲得裝置，其耦合至碼產生裝置之一輸出及至可變延遲裝置以獲得信號路徑之早-遲時序誤差信號，該時序誤差信號供應至一裝置，以調整可變延遲元件之可變時間延遲，及獲得一在每一信號路徑之接收之信號強度之指示，及一裝置，將自可變延遲裝置之延遲信號乘以其強度指示之複合軌，並供應此結果至組合裝置。
3. 如申請專利範圍第2項之耙式接收器，其特徵為該碼產生裝置包含濾波之導引碼之早準時及遲輸出及信號獲得裝置，其包含第一、第二及第三相關器，每一第一、第二及第

(2)

3

三相關器具有第一及第二輸入，第一輸入耦合至可變延遲裝置之一輸出，第二輸入分別連接至碼產生裝置之早準時及遲輸出，一差動電路將其輸入分別連接至第一及第三相關器之輸出，及一輸出供早-遲時間誤差信號之用，及第二相關器有一輸出以指示信號路徑中接收信號之強度。

4. 如申請專利範圍第2項之耙式接收器，其特徵為該碼產生裝置包含濾波導引碼之早準時及遲輸出，及信號獲得裝置包含差動裝置，其輸入連接至碼產生裝置之早及遲輸出第一及第二相關器，每一第一及第二相關器具有第一及第二輸入，第一輸入耦合至可變延遲裝置之輸出，第二輸入分別連接至碼產生裝置之準時輸出，及至差動裝置之輸出，第一相關器具有一輸入供信號路徑中接收信號之強度，第二相關器有一輸出供早-遲時間誤差信號之用。
5. 如申請專利範圍第2項之耙式接收器，其特徵為碼產生裝置包含濾波之導引碼之早及遲輸出，信號獲得裝置包含第一及第二相關器，每一第一及第二相關器具有第一及第二輸入，第一輸入耦合至可變延遲裝置之輸出，第二輸入分別連接至碼產生裝置之早及遲輸出，差動裝置具有一輸入分別耦合至第一及第二相關器之輸出，及一輸出供早-遲時間誤差信號，及一組合裝置將其輸入分別耦合至第一及第二相關器之輸出，及一輸出以指示信號路徑中接收信號之強度。
6. 如申請專利範圍第2項之耙式接收器，其特徵為碼產生裝置包含固定延遲裝置及信號獲得裝置，其包含第一，第二及第三相關器，每一第

4

一、第二及第三相關器有一第一及第二輸入，第一相關器之第一輸入耦合至可變延遲裝置之輸出，第一及第二差動延遲裝置將其輸入耦合至可變延遲裝置之輸出，而將其輸出分別耦合至第二及第三相關器之第一輸入，第一差動延遲裝置將可變延遲裝置之輸出延遲半個晶片期間，第二差動延遲裝置將可變延遲裝置之輸出延遲一個晶片期間，第一、第二及第三相關器之第二輸入耦合至碼產生裝置之一輸出，差動裝置有一輸入連接至第一及第三相關器之輸出，及一輸出供早-遲時間誤差信號，第二相關器有一輸出供指示信號路徑中接收信號之強度。

5. 7. 如申請專利範圍第3或6項之耙式接收器，其特徵為每一第一、第二及第三相關器包括一集成及轉儲級。
10. 8. 如申請專利範圍第4或5項之耙式接收器，其特徵為每一第一及第二相關器包括一集成及轉儲級。
15. 9. 如申請專利範圍第2、3、4、5及6項中任何一項之耙式接收器，其特徵為自組合裝置之信號路徑中之濾波裝置。
20. 25. 圖式簡單說明：

圖1具有數位化接收之信號之高階濾波之耙式接收器之方塊圖，

30. 圖2為本發明耙式接收器之第一實施例之方塊圖，

圖3為適用於圖2中之接收器之信號路徑(或耙式指)之實施例之方塊圖，

35. 圖4為適用於圖2之接收器之信號路徑(或耙式指)之另一實施例之方塊圖，及

圖5為適用於圖2之接收器之信號路徑(或耙式指)之有一實施例之方塊圖。



(4)

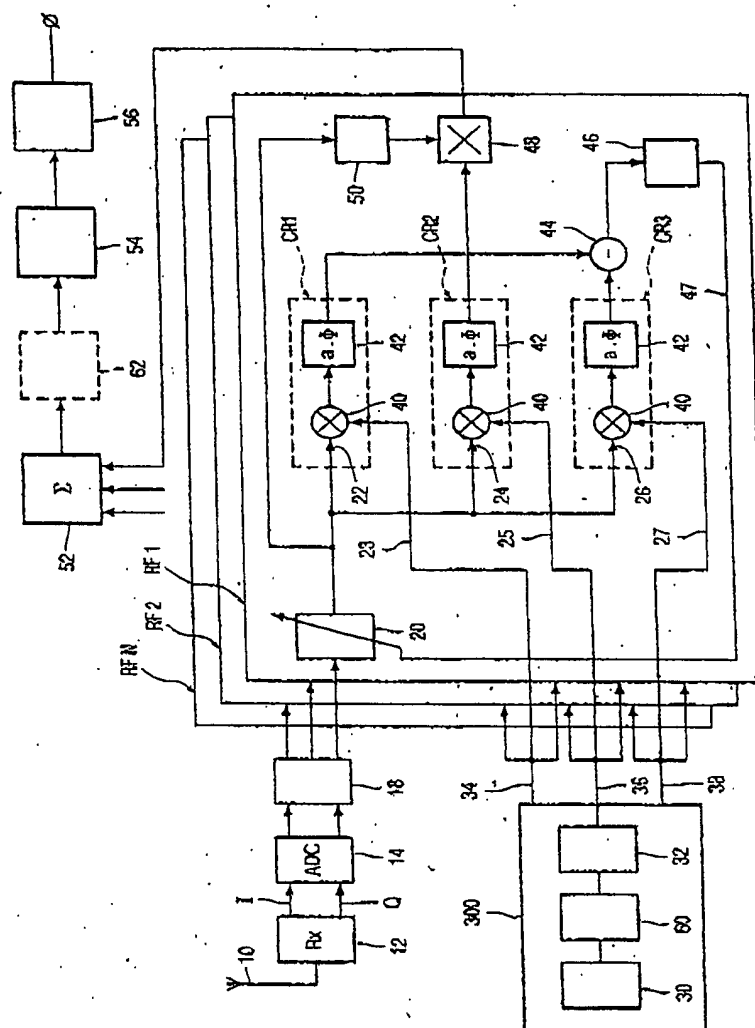


圖 2

(5)

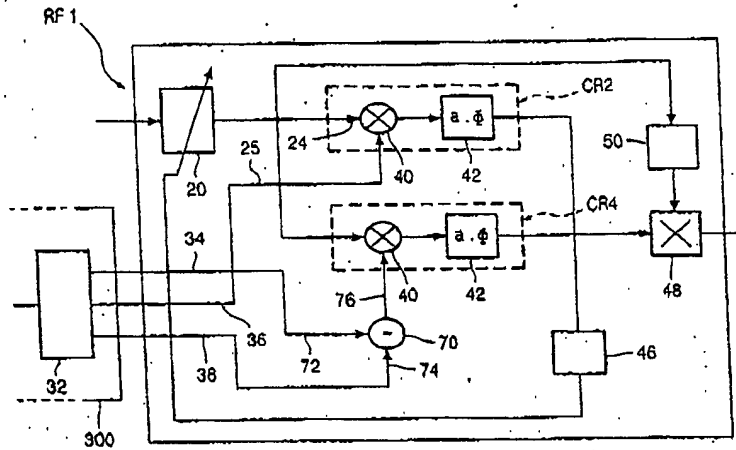


圖 3

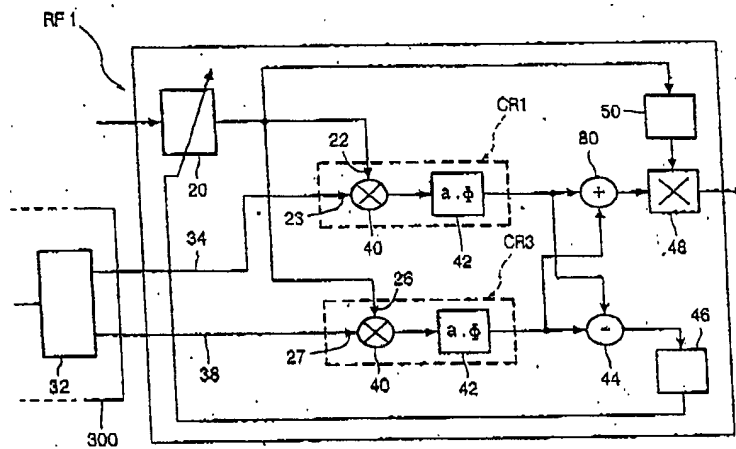


圖 4

(6)

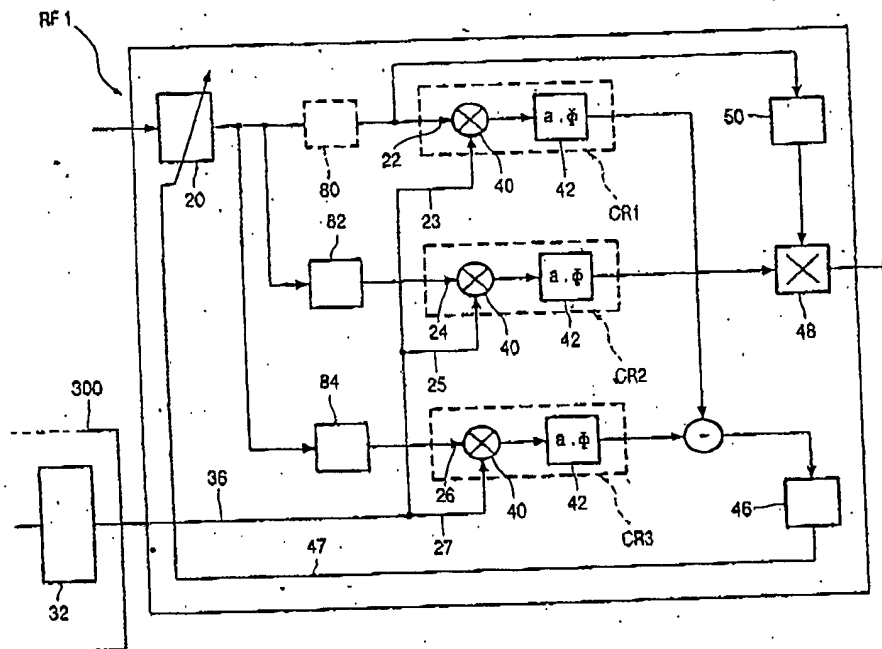


图 5